

(15)日本特許庁(JP)

(11)公開特許公報(A)

(17)特許出願公開番号

特開平7-312405

(12)公開日 平成7年(1995)11月22日

(51)Int. Cl.	発明の名称	発明の分野	F I	特許出願の国
H01L 23/50				
21/50	211	Q 6618-48		
21/331				
23/33	A 3619-48			
	Z 3619-48			

特許請求の範囲、発明の詳細な説明、図面(全5頁) 最終頁に続く

(21)出願番号 特願平6-102369

(22)出願日 平成6年(1994)5月17日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田西門外台町6番地

(71)出願人 000233169

株式会社日立マイコンシステム

東京都小平市上水町5丁目22番1号

(72)発明者 金本 光一

東京都小平市上水町5丁目20番1号

株式会社日立製作所半導体事業部内

(72)発明者 石田 隆文

東京都小平市上水町5丁目22番1号

株式会社日立マイコンシステム内

(74)代理人 弁護士 森田 啓吾

最終頁に続く

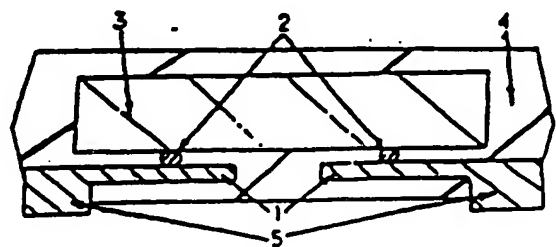
(54)【発明の名称】半導体装置

(57)【要約】

【目的】 半導体装置の高圧電圧における実効動作を向上すること。

【構成】 半導体チップとそれに電気的に接続された内部リードを樹脂で封止した半導体装置であって、前記半導体装置の封止樹脂部の底面もしくは、上面から内部リードの一部を露出させる。

図1



(阿 比 呂 子 の 記 述)

(図5項1) 手紙はチップとそれに垂直的に設置された内線リードを制御して停止した手紙を記憶であつて、所記手紙は装置の停止制御部の感測もしくは、上面から内線リードの一面を突出させることも可能とする手紙体は、

(図2項2) 前記年減体チツと内蔵リードとはパン
プを介して電気的接続してあることを特長とするは、
1に記述の年減体は、

【図 5 第三】 本図はチップとそれに電気的に接続された回路のリードを並列で所止して成る半導体装置であつて、図 5 所止体の一定部分に、それぞれのリードの断面の一部がレジンにより埋め込まれ、その埋め込まれたリード断面が半導体チップとの電気的接続部をなし、それぞれリードの断面がレジンから露出し、その露出した該断面が外部リードをなしていることを特徴とする半導体装置。

(見解の異なる説明)

(0 0 0 1)

(用途上の利用分野) 本発明は、本発明書に適用して 10
有数の法系に於けるものである。

(0002)

（牧原の訂正）従来の車体検査には、一般に内蔵リードと車体はチップをワイヤで接続したものとパンプで接続するものがあり、それら外部リード口ともに車体検査の訂正箇所数の例正から見出した結果を持つ。

(0003)

(見解が一致しようとする四題) 本見解書は、上記四題
位所を批判した結果、以下の四題を見いだした。

【0004】 西暦の年数に改定を施したシステム設計
等のダウンサイジングに伴い、年数毎改定を廃止する基
準のサイズを若干小さく変更がてした。このため、年
数毎改定のサイズを縮小する事で基準の負荷量を上げ
て基準サイズを小さくした。

(0005) この年録集の巻の初小は、正に年録集タイプの縮小によつたものであり、外題リードはその縮小の対象とはなっていない。

(10006) このため、最前上の各車は車庫の外にリードが占める位置に対すも最小力差になされていらないのが現状である。

(10007)したがって、改正の年表新編における外
題リードは、一般に年表新編の対比新編の範囲から
採出した経過を述べていることから、その対比新編の
側面から採出した外題リードの外だけ実質価値を失ふに
なり、新編年表における実質価値が高いという問題が
あった。

(0008) 本究明の目的は、本成敗の基礎となる
おける基礎知識を向上することが可能であると見込める
ことにある。

(0009) 本邦の政界ならびにその他の諸方と親交 10

な時は、本明の2とRUEPBEによって明らかになるであろう。

(0 0 1 0)

(以上を減らすための努力) 本題において提示される
見解のうち、九区のみしもの意見を本題に反映するのは、
不足のとおりである。

〔1001〕を減価タイプとそれに電気的に接続された内蔵リードを備えておいた半導体装置であつて、前記半導体装置の禁止部回路の断面もしくは、上層から内蔵リードの一部を突出させる。

(0 0 : 2)

(作用) 上述した年輪によれば、年輪はチップとそれに電気的に接続された内部リードを駆動で停止した年輪体位置であつて、計測年輪体位置の停止位置の位置ししくは、上述から内部リードの一部を引出せ得ることにより、年輪体位置の停止位置の占める位置内に外部リードが収まり、従来の外部リードの引出によって外方に与られていた大きな断面積を縮小せ得るので、年輪体位置の位置決定における真直度等を向上することが可能となる。

(10013) 以下、本発明の構成について、実施例とともに説明する。

〔0014〕なお、又証明を証明するための全図において、同一数量を有するものは同一符号を付け、その繰り返し図の説明は省略する。

(0 0 1 5)

〔文脈例〕 第1は、本見解の一文脈例である年表は家臣の試通を説明するためのものである。

(0016) 圖1に示した本実験例の年数は図3は5万を型であり、圖2に5万円の定価額からみた創価額、圖3に定価額からみた新価額、圖4に定価額からみた年価額をそれぞれ示す。

(0017) 図1-図4において、1は内部リード部、2はパンプ、3はチップ、4は駆動部、5は外部リード部をそれぞれ示す。

(0018) 本装置例の年輪数計は、図1に示すように、リードに位置が付けられており、内周リードとして構成する内周リード部分1と外周リードとして構成する外周リード部分5とからなる。

100191 このリードの延長は、リードの内部リード部を1/2をハーフエッチしたり、リードを正確に2枚取り替えて切替することによって行われる。

〔0020〕図面附記第4図においては、内部リード部1上に設けられた、例えば摩擦より成るパンプ2が設けられ、そのパンプ2を介して各部品チップ3と電気的に接続されている。なお、このとき内部リード部1と各部品チップ3とを電気的に接続する手段として、各部品チップ3側にあらかじめ設けられたパンプであってよい。また、ワイヤを用いてよい。

(10021)そして、図2-図4に示した南西内止部4
から東止下内止部ソート部5は、高圧みに配門の東止

それら。

【0022】これにより、収束、非収束防止の機能から突出していた内部リードの分だけ、又はスペースを切り取ったり、他の部品等の突起に取りあてたりすることが可能になる。

【0023】次に、図5を用いて、本発明の半導体装置のリードフレームの形状について説明する。

【0024】図5において、3Aは大きい半導体チップ、3Bは小さい半導体チップ、2Aは大きい半導体チップと内部リード部分を収容するパンプ、2Bは大きい半導体チップと内部リード部分を収容するパンプをそれぞれ示す。

【0025】図5に示すように、本発明の半導体装置のリードフレームの形状は、フレームの中心付近から内部リードが放射状に広がっている。

【0026】これにより、放射状に広がるサイズの半導体チップである大きい半導体チップ3Aを搭載する場合でも、小さい半導体チップ3Bを搭載する場合でも、半導体チップ3A、3Bのバンド位置を内部リード1上の所定の位置に固定し、その位置にパンプ2A、2Bを設けることで半導体チップ3A、3Bと内部リード部分1とを固定できる。このパンプを用いる内部リードと半導体チップとの電気的な接続はワイヤ接続では得られない有用な手段である。

【0027】すなわち、本発明のリードフレーム一つで多数の半導体チップを適用できる。

【0028】次に、本発明の他の実施例を図6と図7に示す。

【0029】図6に示す半導体装置の例は、図1の示した半導体装置の内部リード部分1と外部リード部分の形状をなくしたものであり、内部リードと外部リードを共用化したリードを設けてある。すなわち、本実施例によれば、リードの幅のほぼ2/3がレジジンにより埋め込まれ、その埋め込まれたリード一面（上面）が半導体チップとの電気的接続をなし、一方、リードの幅のほぼ1/3がレジジンから突出、その突出した端面は実装基盤への接続端子、つまり外部リードとなる。

【0030】これにより、実装内における基盤と外部リードの接続部分の形状を簡便でるとし、自動化パッケージが可能になる。リードフレームに突起をつけなくてもよくなる。

【0031】図7に示す半導体装置の例は、前述の図1に示した半導体装置の半導体チップ3上に加熱用フィン5を設け、半導体チップから発生する熱を逃がしてやるものである。

【0032】なお、本実施例は互換型の半導体装置をそれぞれ取り扱ったが互換型の半導体装置についてし

て説明する。

【0033】また、本実施例のCOL (CHIP ON LEAD) 構造の半導体装置は、基盤から外部リードを突出させた内を取り扱ったが、LOC (LEAD ON CHIP) 構造の半導体装置においては、上面から外部リードを突出させる。

【0034】したがって、半導体チップとそれと電気的に接続された内部リードを基板上で固定した半導体装置であって、固定半導体装置の固定部材の形状としては、上面から内部リードの一部を突出させることにより、半導体装置の固定部材の占める面積内に外部リードが収まり、収束の外部リードの突出によって余分とられていた実装面積を小さくできるため、半導体装置の基盤実装における実装効率を向上することが可能となる。

【0035】以上、本発明者によってなされた発明を、図1の実施例に基づき具体的に説明したが、本発明は、図1の実施例に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは明かである。

【0036】

【発明の効果】本明において説明される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

【0037】半導体チップとそれと電気的に接続された内部リードを基板上で固定した半導体装置であって、固定半導体装置の固定部材の形状としては、上面から内部リードの一部を突出させることにより、半導体装置の固定部材の占める面積内に外部リードが収まり、収束の外部リードの突出によって余分とられていた実装面積を小さくできるため、半導体装置の基盤実装における実装効率を向上することが可能となる。

【図面の簡単な説明】

【図1】本発明の一実施例である半導体装置の構造を説明するための図である。

【図2】本実施例の半導体装置の断面図である。

【図3】本実施例の半導体装置の側面図である。

【図4】本実施例の半導体装置の断面からみた半導体装置である。

【図5】本実施例の半導体装置におけるリードフレームの構造を説明するための図である。

【図6】本発明の他の実施例である半導体装置の構造を説明するための図である。

【図7】本発明の他の実施例である半導体装置の構造を説明するための図である。

【符号の説明】

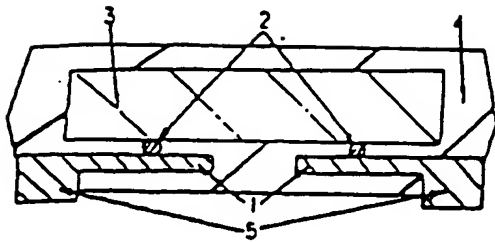
1…内部リード部分、2…パンプ、3…チップ、4…固定部材、5…加熱用フィン、6…外部リード部分、7…加熱用フィン。

(1)

W 7-312405

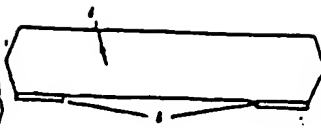
(121)

图 1



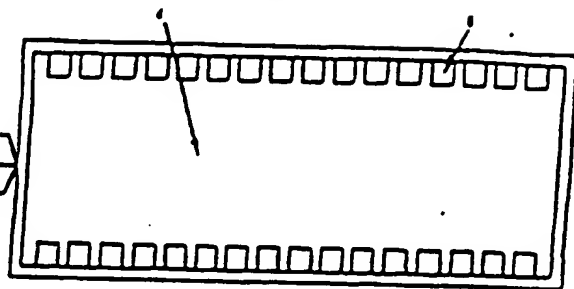
(122)

图 2



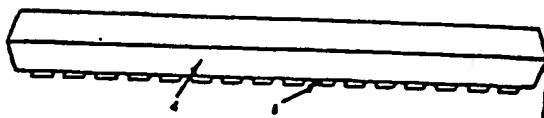
(124)

图 4



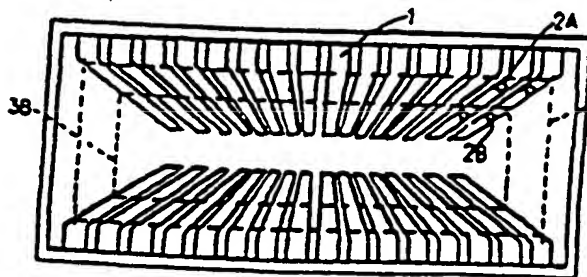
(123)

图 3



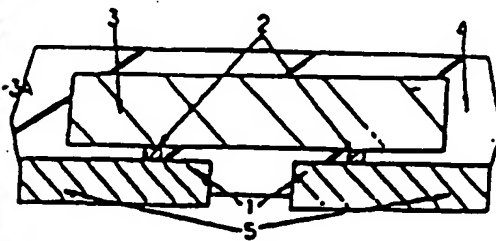
(125)

图 5



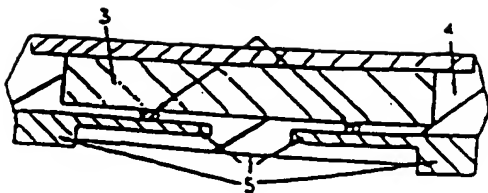
(126)

图 6



(127)

图 7



フロントページの記号

(51) Int. Cl.

出願番号

特許庁登録番号

F I

2011 11/22

特許庁登録所

(72) 発明者 奥谷 彰典

東京都小平市上本町 5 丁目 20 番 1 号

株式会社日立製作所 研究開発本部内

[TITLE OF THE INVENTION]

Semiconductor Device

5

[CLAIMS]

1. A semiconductor device including a semiconductor chip, inner leads electrically connected to the semiconductor chip, and a resin encapsulate adapted to encapsulate the semiconductor chip and the inner leads, wherein each of the inner leads is partially protruded from a lower surface or an upper surface of the resin encapsulate.

2. The semiconductor device in accordance with claim 1, wherein the inner leads are electrically connected to the semiconductor chip by bumps, respectively.

3. A semiconductor device including a semiconductor chip, a plurality of inner leads electrically connected to the semiconductor chip, and a resin encapsulate adapted to encapsulate the semiconductor chip and the inner leads, wherein each of the inner leads is encapsulated at a portion of the thickness thereof while being exposed at the remaining portion thereof in such a fashion that it has an

encapsulated main lead surface serving as an electrical connection to the semiconductor chip, and an exposed main lead surface positioned opposite to the encapsulated main lead surface, the exposed main lead surface serving as an
5 outer lead.

[DETAILED DESCRIPTION OF THE INVENTION]

[FIELD OF THE INVENTION]

The present invention relates to a technique
10 effective if applied to semiconductor devices.

[DESCRIPTION OF THE PRIOR ART]

In conventional semiconductor devices, a semiconductor chip is typically connected with inner leads
15 by means of wires or bumps. Such a semiconductor device has a structure in which outer leads are laterally protruded from an encapsulate.

[SUBJECT MATTERS TO BE SOLVED BY THE INVENTION]

20 After reviewing the prior art, the inventors have found the following problems. A down-sizing of recent system appliances using semiconductor devices has resulted in a requirement to reduce the size of circuit boards on which semiconductor devices are mounted. To this end,
25 attempts to reduce the size of semiconductor devices have

been made in order to achieve an improvement in the mounting efficiency of circuit boards resulting in a reduction in the size of those circuit boards.

5 In most cases, such a reduction in the size of semiconductor devices have been achieved by reducing the size of semiconductor chips. For such a reduction in the size of semiconductor devices, outer leads have not been the subject of interest. That is, there has been no attempt to reduce the area occupied by outer leads of a
10 semiconductor device on a circuit board. Since conventional semiconductor devices have a structure in which outer leads are laterally protruded from a resin encapsulate, they have a mounting area increased by the area of the outer leads laterally protruded from the resin encapsulate. As a result, the conventional semiconductor
15 devices involve a problem in that the mounting efficiency thereof on a circuit board is degraded.

An object of the invention is to provide a technique capable of improving the mounting efficiency of a
20 semiconductor device on a circuit board.

Other objects and novel features of the present invention will become more apparent after a reading of the following detailed description when taken in conjunction with the drawings.

25

[MEANS FOR SOLVING THE SUBJECT MATTERS]

A representative of inventions disclosed in this application will now be summarized in brief.

In a semiconductor device in which a semiconductor
30 chip and inner leads electrically connected to the semiconductor chip are encapsulated by resin, each of the

inner leads is partially protruded from a lower surface or an upper surface of the resin encapsulate.

For a semiconductor device in which a semiconductor chip and inner leads electrically connected to the semiconductor chip are encapsulated by resin, the present invention can improve the mounting efficiency of the semiconductor device on a circuit board by protruding a portion of each inner lead from the lower or upper surface of the resin encapsulate in such a fashion that the outer leads of the semiconductor device are received in an area occupied by the resin encapsulate, thereby reducing the mounting area of the outer leads by the area of outer leads laterally protruded from a resin encapsulate in the case of conventional semiconductor devices.

Now, the present invention will be described in detail in conjunction with embodiments thereof.

In the drawings associated with the embodiments, elements having the same function are denoted by the same reference numeral, and repeated description thereof will be omitted.

[EMBODIMENTS]

Fig. 1 is a view illustrating a semiconductor device having a structure according to an embodiment of the present invention. The semiconductor device according to the embodiment of the present invention shown in Fig. 1 has a rectangular structure. Fig. 2 is a side view of the semiconductor device when viewed at the shorter side of the rectangular structure. Fig. 3 is a side view of the semiconductor device when viewed at the longer side of the rectangular structure. Fig. 4 is a plan view of the semiconductor device when viewed at the bottom.

In Figs. 1 to 4, the reference numeral 1 denotes

inner lead portions, 2 bumps, 3 a chip, 4 a resin encapsulate, and 5 outer lead portions, respectively.

As shown in Fig. 1, the semiconductor device of the present embodiment includes leads having a stepped lead structure. Each lead has an inner lead portion 1 serving as an inner lead, and an outer lead portion 5 serving as an outer lead.

The stepped lead structure can be obtained by half-etching the inner lead portions 1 of the leads. Alternatively, the stepped lead structure may be obtained by bonding two lead sheets to each other in such a fashion that they define a step therebetween, and then cutting the bonded lead sheets.

Within the resin encapsulate 4, bumps 2, which may be made of, for example, solder, are provided on the inner lead portions 1, respectively. Through these bumps 2, the inner lead portions are electrically connected to the semiconductor chip 3. Bumps previously provided at the semiconductor chip 3 may also be used as means for electrically connecting the inner lead portions 1 to the semiconductor chip 3. Alternatively, wires may be used.

As shown in Figs. 2 to 4, the outer lead portions 5, which are protruded from the resin encapsulate 4, are mounted on a circuit board or the like while being in surface contact with the circuit board. Accordingly, it is

possible to reduce the mounting space of the semiconductor device by the area of outer leads laterally protruded from a resin encapsulate in the case of conventional semiconductor devices. Otherwise, this area may be used to
5 mount other elements.

Now, a lead frame included in the semiconductor device according to the present embodiment will be described in conjunction with Fig. 5.

In Fig. 5, the reference numeral 3A denotes a larger
10 semiconductor chip, 3B a smaller semiconductor chip, 2A bumps for coupling inner leads to the larger semiconductor chip, and 2B bumps for coupling the inner leads to the smaller semiconductor chip, respectively.

As shown in Fig. 5, the lead frame of the
15 semiconductor device according to the present embodiment has a structure in which inner leads extend radially around an area near the center of the lead frame. Accordingly, any one of the semiconductor chips having different sizes, that is, the larger semiconductor chip 3A and smaller
20 semiconductor chip 3B indicated by phantom lines, can be connected with the inner lead portions 1 by shifting each pad position of the semiconductor chip 3A or 3B to a position where the semiconductor chip 3A or 3B can be connected to the inner leads 1, and providing a bump 2A or
25 2B at the shifted position. The electrical connection

between the inner leads and the semiconductor chip obtained by use of bumps as mentioned above provides an useful effect which cannot be expected in the case using wire connection. That is, one lead frame, which is configured in accordance with the present embodiment, can be applied to a variety of semiconductor chips.

Referring to Figs. 6 and 7, other embodiments of the present invention are illustrated, respectively.

In a semiconductor device according to the embodiment of Fig. 6, there is no step between the inner and outer lead portions 1 and 5 of each lead, as compared to the semiconductor device of Fig. 1. In this case, the semiconductor device includes leads each serving as both the inner and outer leads. In accordance with this embodiment, about 2/3 of the thickness of each lead is encapsulated by resin. One main surface of each lead, namely, the encapsulated main surface (upper surface), serves as an electrical connection to the semiconductor chip. About 1/3 of the thickness of each lead is exposed from the resin. The other main surface of each lead, namely, the exposed main surface, serves as a connection terminal to a mounting circuit board, for example, an outer lead.

In accordance with such a structure, it is possible to secure the area, where the outer leads can be connected

to the circuit board, upon the mounting of the semiconductor device. Furthermore, a thin package can be produced. In accordance with this embodiment, it is also unnecessary to provide a stepped lead structure for the lead frame.

In a semiconductor device according to the embodiment of Fig. 7, radiation fins 6 are provided on the semiconductor chip 3 shown in Fig. 1 in order to radiate heat generated from the semiconductor chip 3.

Although the above embodiments have been described as being applied to rectangular semiconductor devices, they may also be applied to square semiconductor devices. Also, the above embodiments have been described as being applied to a semiconductor device having a COL (Chip On Lead) structure to protrude outer leads thereof from the lower surface of the encapsulate. In the case of a semiconductor device having an LOC (Lead On Chip) structure, outer leads thereof are protruded from the upper surface of the encapsulate.

For a semiconductor device in which a semiconductor chip and inner leads electrically connected to the semiconductor chip are encapsulated by resin, the present invention can improve the mounting efficiency of the semiconductor device on a circuit board by protruding a portion of each inner lead from the lower or upper surface

of the resin encapsulate in such a fashion that the outer leads of the semiconductor device are received in an area occupied by the resin encapsulate, thereby reducing the mounting area of the outer leads by the area of outer leads laterally protruded from a resin encapsulate in the case of conventional semiconductor devices.

Although the preferred embodiments of the invention have been disclosed for illustrative purposes, those skilled in the art will appreciate that various modifications, additions and substitutions are possible, without departing from the scope and spirit of the invention as disclosed in the accompanying claims.

[EFFECTS OF THE INVENTION]

Effects obtained by a representative one of the inventions disclosed in this application will now be described in brief.

For a semiconductor device in which a semiconductor chip and inner leads electrically connected to the semiconductor chip are encapsulated by resin, the present invention can improve the mounting efficiency of the semiconductor device on a circuit board by protruding a portion of each inner lead from the lower or upper surface of the resin encapsulate in such a fashion that the outer leads of the semiconductor device are received in an area occupied by the resin encapsulate, thereby reducing the mounting area of the outer leads by the area of outer leads laterally protruded from a resin encapsulate in the case of conventional semiconductor devices.

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.